

4/4

(12)特許協力条約に基づいて公開された国際出願

(19)世界知的所有権機関
国際事務局(43)国際公開日
2003年9月18日 (18.09.2003)

PCT

(10)国際公開番号
WO 03/076118 A1

(51)国際特許分類: B23K 26/38, B28D 5/00, H01L 21/301

(72)発明者: および

(21)国際出願番号: PCT/JP03/02866

(73)発明者/出願人(米国についてのみ): 福世文嗣
(FUKUYO, Fumitsugu) [JP/JP]; 〒435-8558 静岡県浜
松市市野町1126番地の1 浜松ホトニクス株式会社
内 Shizuoka (JP). 福満 達志 (FUKUMITSU, Kensei)
[JP/JP]; 〒435-8558 静岡県浜松市市野町1126番地の
1 浜松ホトニクス株式会社内 Shizuoka (JP). 内山直
己 (UCHIYAMA, Naoki) [JP/JP]; 〒435-8558 静岡県浜
松市市野町1126番地の1 浜松ホトニクス株式会社
内 Shizuoka (JP).

(22)国際出願日: 2003年3月11日 (11.03.2003)

(74)代理人: 長谷川芳樹, 外 (HASEGAWA, Yoshiaki et al.);
〒104-0061 東京都中央区銀座一丁目10番6号銀座
ファーストビル 創英國特許法律事務所 Tokyo (JP).

(25)国際出願の言語: 日本語

(81)指定国(国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB,
BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK,
DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU,
ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS,

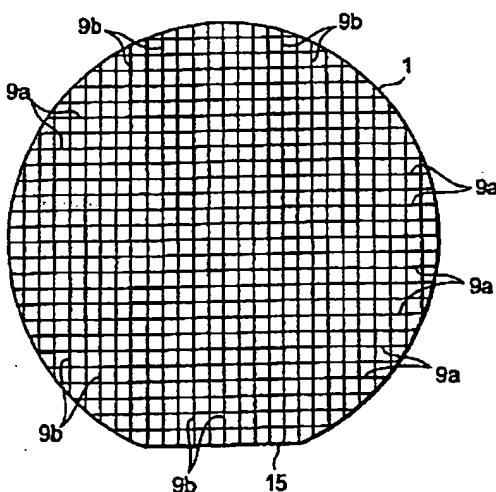
(26)国際公開の言語: 日本語

(統葉有)

(30)優先権データ:
特願2002-67348 2002年3月12日 (12.03.2002) JP(71)出願人(米国を除く全ての指定国について): 浜松ホト
ニクス株式会社 (HAMAMATSU PHOTONICS K.K.)
[JP/JP]; 〒435-8558 静岡県浜松市市野町1126番地の
1 Shizuoka (JP).

(54)Title: SEMICONDUCTOR SUBSTRATE, SEMICONDUCTOR CHIP, AND SEMICONDUCTOR DEVICE MANUFACTURING METHOD

(54)発明の名称: 半導体基板、半導体チップ、及び半導体デバイスの製造方法



WO 03/076118 A1

(57)Abstract: A semiconductor substrate the functional element of which is prevented from being broken down by cutting during the process of manufacturing a semiconductor device. A semiconductor substrate (1) is characterized in that cutting start regions (9a, 9b) are formed inside a melting process region by multiphoton absorption by irradiation with a laser beam at the focal point of the laser beam. Thus, a functional element is formed on the surface of the semiconductor substrate as conventional. Since the cutting start regions (9a, 9b) are formed inside the semiconductor substrate (1), the semiconductor substrate (1) is cut by high-precision breaking with a relatively small force along the cutting start regions (9a, 9b).

(統葉有)

WO 03/076118 A1



LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO,
NZ, OM, PH, PL, PT, RO, RU, SD, SE, SG, SK, SL, TJ,
TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA,
ZM, ZW.

OAPI 特許 (BF, BJ, CP, CG, CI, CM, GA, GN, GO, GW,
ML, MR, NE, SN, TD, TG).

添付公開書類:

一 國際調査報告書

(34) 指定国(広域): ARIPO 特許 (GH, GM, KE, LS, MW, MZ,
SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア特許 (AM,
AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許
(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB,
GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR),

2 文字コード及び他の略語については、定期発行される
各 PCT ガゼットの巻頭に掲載されている「コードと略語
のガイド」を参照。

(57) 要約:

半導体デバイスの製造工程における切断によって、機能素子の破壊
を防止できる半導体基板を提供する。半導体基板 1 は、レーザ光の照
射により当該レーザ光の集光点の位置で形成される多光子吸収による
溶融処理領域によって、切断起点領域 9 a 及び切断起点領域 9 b が内
部に形成されていることを特徴とする。これにより、半導体デバイス
の製造工程において、従来通り半導体基板の表面に機能素子を形成す
ることができる。そして、半導体基板 1 の内部に切断起点領域 9 a,
9 b が形成されているので、比較的小さな力で切断起点領域 9 a, 9
b に沿って高い精度で半導体基板 1 を割って切断することができる。